

Post PC 플랫폼 기술 개발

박 우 출[†] · 이 상 학[†] · 조 수 형^{††} · 김 대 환^{†††}

요 약

현재는 범용적 다기능을 갖추었던 PC 시대가 지나가고, 새로운 형태의 컴퓨팅 디바이스들이 고안되어 개발 되고 있다. 이러한 현상은 모든 기능을 갖춘 무거운 PC 보다는 사용 빈도가 높은 필수 기능만을 탑재한 새로운 개념의 단말기에 대한 소비자의 요구가 증대되고 있기 때문이다. 본 과제에서는 오픈소스 라이선스와 강력한 개발자 그룹을 가진 리눅스를 사용하였다. 본 논문에서는 다양한 응용 분야에서 이용될 수 있는 Post-PC 플랫폼의 실제 설계, 구현에 대하여 기술하였으며, 실제적인 개발 사례로서 "디지털 가전형 Post-PC 기술 개발 사업"을 설명하였다. 본 논문은 제 4 과제인 "디지털 가전용 Post-PC 시스템 통합 플랫폼 개발과 Test bed 구축 및 통합 시험 기술"을 중점적으로 개발 내용을 서술하였다.

A Development Works of Post PC Platform Technology

Woo Chool Park[†] · Sang Hak Lee[†] · Soo Hyung Cho^{††} · Dae Hwan Kim^{†††}

ABSTRACT

After the general and multi-function PC age is gone, A new type of computing devices is developing. The need of consumer increases a new device with very necessary function instead of all-mighty functional PC. The operating system of this works is linux because of open source licensing and a strong developer community. The Post PC industry represents and environment that will foster dramatic growth and new development. The adoption of embedded linux in this market will not be driven by simple replacement of expensive proprietary operating systems. In this paper we describe the practical design and implementation project of Post-PC platform. We illustrate "the development of digital consumer Post-PC platform technology," focus the fourth project, and describe the development works of this project

키워드 : Post-PC, SoC, 내장형 운영체제, 미들웨어, 표준언어처리기, 리눅스 플랫폼

1. 서 론

최근 PC 컴퓨팅 성능 고속화, 네트워크화 및 급속히 발전하고 있는 Internet의 발달에 힘입어 다양한 기기별, 정보 유형별로 산재되어 있는 정보의 저장 및 통신이 보편화되고 있으며, 새로운 유형의 정보 단말기의 출현이 요구되고 있다. 기업에서는 글로벌화, 원격 근무형태의 확산, 이동컴퓨팅이 증가추세에 있으며, 가정에서는 개인을 중심으로 하는 사용자 및 시간과 장소의 제약을 넘어선 Digital 가전의 활용이 증가하고 있다[1]. Post-PC는 기존의 PC 및 정보기기 기능을 일정 부분 수용하며 새로운 용도에 좀더 적합한 Form Factor 및 사용자 인터페이스를 통하여 그동안 누적되어온 PC의 문제점을 극복하며 새로운 컴퓨팅, 엔터테인먼트, 실시간 정보 서비스 등의 환경을 제공하는 대안으로 자리 잡고 있다.

Post-PC는 PIMS(Personal Information Management System)등의 기본 기능 외에 음성 및 영상 통화, Media 처리 기능, 영상 Capture 및 저장, Mobile TV 수신 기능, Game

등 다양한 기능이 추가될 것으로 예상되며, 초고속 통신과 광역적인 이동성을 제공해야 하는 반면 상대적으로 제한된 하드웨어 자원과 열악한 통신 환경 속에서 서비스의 고품질과 안정성을 동시에 요구하고 있다. 이러한 제한을 극복하기 위하여 Post-PC 단말기의 개발이 각 목적에 적합한 형태로 개발되어야 하며, 이를 위해서는 핵심적인 프로세서, 미디어처리기, OS, 미들웨어, 응용 S/W 등을 포함하여 중요 블록들이 통합된 패키지 기술이 개발되어야 한다. 또한 Life Cycle이 급속도로 빨라지고 있는 시장 환경에 대처하기 위하여 빠르게 개발 할 수 있고, 쉽게 Upgrade 할 수 있도록 H/W와 S/W를 설계하여야 한다.

Post-PC는 향후 성장 가능성이 매우 높은 분야로서, 산업자원부의 중기거점 기술개발 사업인 "디지털 가전형 Post-PC 기술 개발 사업"을 통하여 관련 기술을 개발하고 있다. 본 과제는 2001년 7월에 시작하였으며 현재 3차 년도가 진행 중에 있다. 본 과제의 세부과제 구성은 다음과 같다. 제 1 세부과제인 삼성전자는 재구성형 Processor급 SoC 연구개발, 제 2 세부과제는 (주)한국 MDS의 내장형 운영체제의 최적화 및 자바 가상 머신 연구개발, 제 3 세부과제는 (주)고미드의 내장형 표준언어처리기 개발 및 효율적 내장을 위한 XML 처리시스템 연구 개발, 제 4 세부과제는 전자부품연

† 정 회 원 : 전자부품연구원 유비쿼터스컴퓨팅 연구센터 선임연구원
 †† 정 회 원 : 전자부품연구원 유비쿼터스컴퓨팅 연구센터 연구원
 ††† 정 회 원 : 전자부품연구원 유비쿼터스컴퓨팅 연구센터 책임연구원
 논문접수 : 2003년 7월 21일, 심사완료 : 2003년 10월 15일

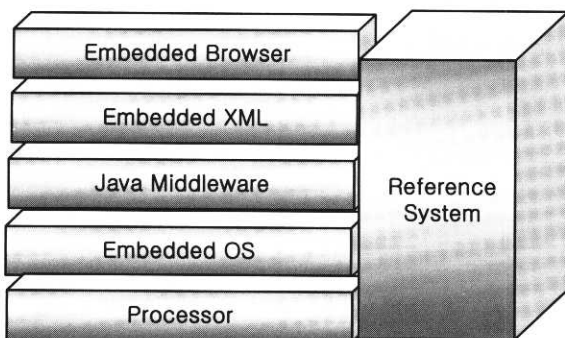
구원의 디지털 가전용 Post-PC 시스템 통합 플랫폼 개발과 Testbed 구축 및 통합 시험 기술 개발로 이루어져 있다.

제 1 세부과제에서는 프로세서 경우 범용의 CPU를 Embedded Core로 활용하고, 특정 연산을 위한 DSP, Media Processing용 연산 Block, 효율적인 Bus System의 개발이 이루어지고 있다. 재구성형 Processor는 편집 설계와 범용 CPU의 활용이 가능하여 개발 기간이 단축되어 시장을 선점할 수 있게 되어 제품의 경쟁력 확보를 이룰 수 있다.

제 2 세부과제에서는 하드웨어의 성능 개선만으로는 해결하기 어려운 부분에 대해서는 네트워크와 하드웨어를 직접 관리하고 응용 소프트웨어를 지원하는 내장형 운영체제가 필요하다. Post-PC가 요구하는 운영체제는 제한적인 하드웨어 자원을 효율적으로 관리하여야 하고(경량성), 전력 소모를 줄여야 하며(저 전력), 취약한 보안의 허점을 보완할 수 있어야 한다(보안성). 또한 사용자가 요구하는 수준의 서비스를 제공해야 한다(QoS). 한편, 내장형 운영체제 기술만으로는 다양한 응용프로그램과 네트워크 환경을 효과적으로 제공하기에는 한계가 있으므로, 미들웨어 기술을 이용하여 다양한 호환성을 확보해야 한다.

제 3 세부과제에서는 다양한 정보를 사용자가 수집 활용할 수 있도록 표준언어처리가 지원되어야 하며, Post-PC에서 표준언어처리는 다양한 형태 및 용도의 Post-PC 단말기에 최적화된 형태로 적용이 가능해야 하며, 지속적으로 변화, 발전하는 국제 인터넷 표준언어의 처리와 특정 업체의 종속을 피하기 위하여 개방적인 표준을 수용해야 하며, 사용자의 다양한 요구 사항에 대처하기 위하여 추가적인 기능을 수행할 수 있어야 한다.

제 4 세부과제에서는 재 구성형 Processor, 내장형 운영체제 및 미들웨어, 표준언어처리기와 같은 Post-PC 요소 기술들을 바탕으로 실제 제품이 구현되게 하는 부분으로서, 부품의 표준화, 기술의 표준화, 부품의 기능 및 성능 검증 등을 통하여, 제품 개발 기간 단축, 원가절감 등의 제품경쟁력을 갖출 수 있도록 하며, 실제 시스템의 제품에 적용할 수 있도록 하기 위하여 시스템 통합 플랫폼 개발 및 Testbed 개발 및 통합 시험이 필요하다.



(그림 1) Post-PC 플랫폼 구조

본 논문의 구성은 각 세부과제별 기술 개발의 중요성과 현재연도(2차년도)의 개발 내용을 설명하였다. 2장 제 1 세부과제 내용 설명, 3장 제 2 세부과제 설명, 4장 제 3 세부과제 설명, 5장에서는 제 4 세부과제의 내용을 자세히 설명하였다. 6장에서는 결론을 기술하였다.

2. 제 1 세부과제

2.1 기술 개발의 중요성

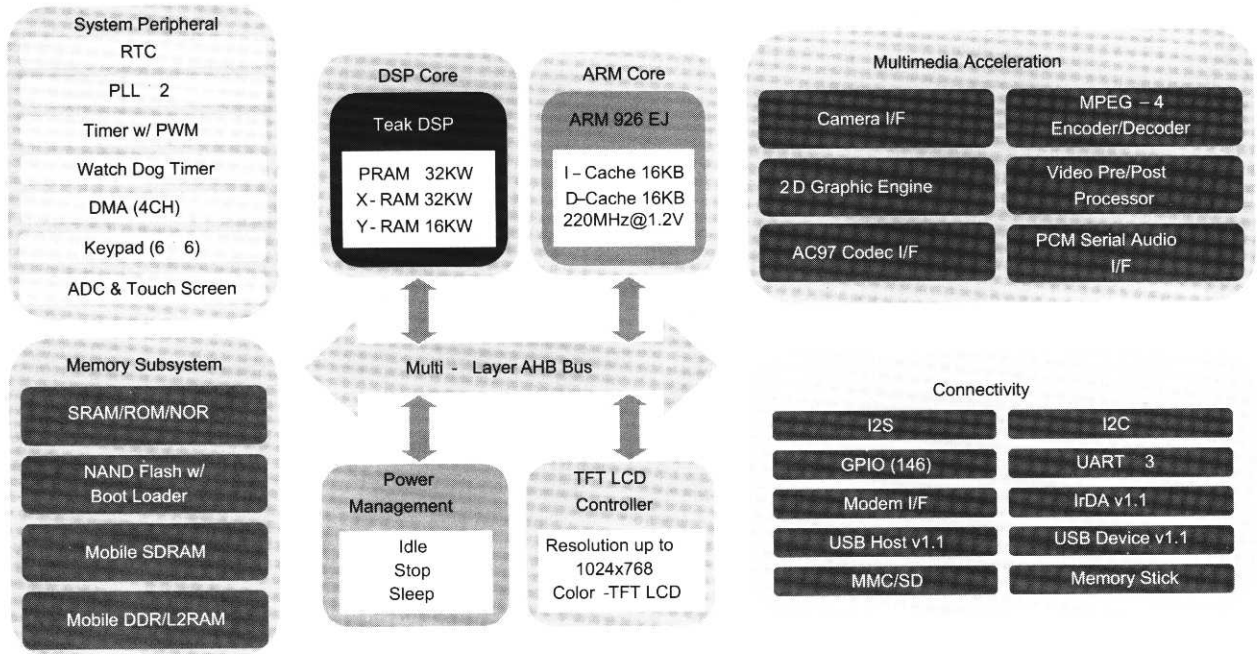
Post-PC 제품이 지향하는 특성인 개인화, 휴대성 극대화, 저가화, 고기능화등에 기인하는 것으로서 고기능화에 따른 PC 기능의 수용에 따라 이의 보급은 급속한 속도로 이루어질 것으로 전망된다. 기술의 융, 복합화에 따라 향후에 Post-PC 단말기는 무선 인터넷 접속과 PIMS등의 기능 외에 음성 및 영상 통화, Media 처리 기능, 영상 Capture 및 저장, Mobile TV 수신 기능 등이 추가될 것으로 예상되고, 게임도 중요한 기능의 하나로 예상되어 2D, 3D Graphic 연산 처리가 필수로 될 전망이다. 이러한 기능의 구현을 위해서는 기존의 CPU나 DSP등으로는 성능, 속도, 소비 전력의 한계로 인해 실현이 불가능하여 새로운 형태의 Processor 개발이 필요하게 된다.

Post-PC용 단말기는 시장의 상황에 따라 다소의 차이는 있으나 제품의 Life Cycle이 급속도로 빨라질 전망이며, 이러한 환경에 대처하기 위해서는 특정 제품 지향적인 Processor의 개발보다는 쉽게 Upgrade가 가능하고 제품 개발 주기를 단축할 수 있는 H/W와 S/W가 결합된 형태의 재구성형 Processor의 개발이 필요하게 된다. 재구성형 Processor는 범용의 CPU를 Embedded core로 활용하고, 특정 연산을 위한 DSP, Media Processing용 연산 Block, 효율적인 Bus System 개발을 통하여 전체 System 성능 향상을 이루는 형태로 개발되어야 한다. 따라서 특정 system에 목표를 둔 Processor의 개발이 필요한 경우에는 편집 설계와 범용 CPU의 활용이 가능하여 개발 기간이 단축되어 시장을 선점할 수 있게 되어 제품의 경쟁력을 확보할 수 있다[2].

2.2 프로세서 내부 구성

미디어 프로세서의 내부에는 입출력 신호를 처리하기 위하여 하드웨어와 소프트웨어 플랫폼이 내장된다. 오디오와 비디오신호의 실시간 처리를 위하여 일부 연산량이 많은 부분이 하드웨어로 대체되며 그 외의 부분은 소프트웨어로 처리된다. 또한 카메라 등으로 입력되는 신호 및 LCD와 CRT로 출력되는 신호의 처리 및 가공 또한 하드웨어가 담당한다.

미디어 프로세서의 내부에는 게임 등의 그래픽 처리를 위하여 2D/3D 그래픽 가속기가 포함되며 많은 양의 데이터를 무선으로 보내거나 저장하기 위하여 오디오와 비디오 압축 및 복원용 블록이 포함된다. 이러한 H/W platform의 Embedded OS, JAVA Virtual Machine, XML 및 각종



(그림 2) 멀티미디어 프로세서 내부 블록도

Application Software가 탑재된다.

(그림 2)는 재구성형 미디어 프로세서의 내부 전체 블록도 및 데이터의 흐름도를 나타낸다. 구현할 SoC는 무선 Mobile환경을 주로 생각하기 때문에 Video Codec에서 적어도 CIF급의 화면을 실시간 처리 가능해야 한다. 위에 나타난 전체 블록도를 중심으로 Architecture를 살펴보면 다음과 같다. 먼저 프로세서의 내부버스는 크게 Video Codec과 관련된 시스템 버스, Graphic Accelerator 및 Pre/Post Part의 처리와 관련된 시스템 버스 및 각종 Peripheral이 붙는 Peripheral 버스로 구분된다.

2.3 당해연도 개발 내용

- Processor Architecture 결정
결정된 알고리즘을 바탕으로 프로세서의 Architecture를 결정한다. H/W로 처리할 부분과 S/W로 처리할 부분을 나누고 Media 처리용 부하 CPU 성능 향상용 Coprocessor부의 구조를 설계한다.
- Processor Building Block 설계(RTL)
 - MPEG4 video Codec
 - Audio Codec
 - Display 처리부
 - Channel 처리부
 - Memory Interface Unit
 - Debug Interface 설계
- Java Accelerator 설계
Mobile Application, 특히 Cellular Terminal에서 Game 등

의 응용을 제공하는데 사용되고 있고, 향후 응용 범위가 확대될 것으로 예상되어 Java를 원활히 지원할 수 있는 H/W accelerator를 개발함

- FPGA를 사용한 Prototype 완성
각각의 Building Block을 조합하여 Running RTL을 설계하고 ASIC Fab의 전 단계로서 Working하는 Prototype 시스템을 사용하여 성능을 검증하고 기존의 메모리와 연결하여 테스트 시스템을 설계한다.
- Floating Point Type Target Architecture Spec. 확정 및 Test Chip 제작
1차년도에서 개발한 Basic 기능용 Fixed Point Type Evaluation Board상의 Architecture 문제점을 분석하여 Spec을 수정하고 Floating Point Type Evaluation Board를 제작하여 세부 기능의 실현 여부와 성능 및 구조적 문제점을 도출하여 Target Architecture Spec. 유용성과 타당성을 검증한다. 또한 Floating Point Type 검증을 위해 알고리즘 개발 및 분석용 Tool을 동시에 개발한다.

2. 제 2 세부과제

2.1 기술 개발의 중요성

차세대 Post-PC 환경은 초고속 통신과 광역적인 이동성을 제공해야하는 반면, 상대적으로 제한적인 하드웨어 자원과 취약한 보안성을 가진다. 또한 사용자 측면에서는 서비스의 고품질과 안정성을 동시에 요구한다. 이러한 요구 사항은 다소 상호 상충적인 것으로서, 고속의 네트워크 기술과

고성능의 하드웨어 기술만으로는 해결하기 어려운 문제이다. 최근에는 시스템 소프트웨어 기술이 향후 정보통신 산업의 핵심적인 요소를 등장하였으며, 특히 내장형 운영체제 기술과 미들웨어 기술은 그 핵심으로서 자리잡은 실정이다[3].

실시간 운영체제 기술은 네트워크와 하드웨어를 직접 관리하고 응용 소프트웨어를 지원하는 가장 기반이 되는 시스템 소프트웨어라고 할 수 있다. 과거에는 하드웨어 자원이나 응용 프로그램의 관리 정도가 운영체제의 역할로 인식되었으나, Post-PC의 등장은 이러한 개념을 완전히 바꾸어 놓았다. Post-PC가 요구하는 운영체제는 제한적인 하드웨어 자원을 효율적으로 관리하여야 하고(경량성), 전력 소모를 줄여야 하고(저전력), 취약한 보안의 허점을 보완하여야 하며(보안성), 사용자가 요구하는 수준의 서비스를 제공하여야 한다(QoS).

한편 하드웨어 플랫폼에 독립적인 운영체제 기술만으로는 다양한 응용 프로그램과 네트워크 환경을 효과적으로 제공할 수 없다는 한계를 가진다. 위 사항은 미들웨어 기술로서 해결 할 수 있으며, 하드웨어 플랫폼에 대한 독립성과 이식성을 충실히 지원하는 JVM 기술을 도입하여 다양한 호환성을 확보 할 수 있다. 자바 기반 미들웨어를 포함한 내장형 시스템 소프트웨어 기술은 현재 이동통신서비스와 이동통신단말기 시장의 급속한 팽창에 따라 그 활용도가 급격히 증가하고 있다.

2.2 당해연도 개발 내용

1차년도에서 구축한 내장형 운영체제와 자바 가상 머신 플랫폼을 바탕으로 무선 데이터망에서의 QoS와 보안성을 확보하기 위한 연구를 수행한다. 이를 위해서 QoS의 기법 연구와 저 전력 정책을 고려한 QoS가 연구되고, 보안성의 확보를 위한 연구가 수행된다. 또한 Post-PC에 특히 요구되는 성능인 저 전력, 보안성, QoS에 특화된 API를 설계하게 된다. 고사양의 Full Spec 자바 가상 머신(CLDC)이 개발된 운영체제와 통합되고, 1차년도의 분석과 설계에 의한 컴포넌트 기반의 자바 가상 머신의 개발이 이루어진다. 세부 연구 항목은 다음과 같다.

- 내장형 운영체제 QoS 지원 설계 및 저전력을 고려한 QoS 메커니즘 설계
- 내장형 운영체제의 보안성 지원
- Java를 위한 scalable 윈도우 시스템 구축
- 내장형 파일 시스템 설계 및 구현
- 응용 환경용 전용 API의 설계
- 운영체제/CLDC/MIDP 성능 최적화
- Full Spec 자바 가상머신(CDC)의 개발
- Java App(Browser & XML) 실행 환경 구축

- ARM10 Reference Board에 포팅 및 테스트

3. 제 3 세부과제

3.1 기술 개발의 중요성

초고속 인터넷의 급속한 확대를 기반으로 기업 활동의 글로벌화, 원격 근무 형태의 확산, 신속한 업무처리의 필요성 증대 등으로 업무 및 생활환경 자체가 이동 지향적으로 변화됨에 따라 모바일 컴퓨팅의 수요가 지속적으로 증가하는 추세에 있기 때문이다. 이러한 환경에서 Post-PC에 최적화된 표준언어처리기와 XML 관련 기술은 Post-PC 기기에 맞도록 경량화 되어야 하며, 하드웨어의 사양과 소프트웨어 환경에 관계없이 다양한 Post-PC 기기에서 작동할 수 있는 플랫폼 독립성을 갖추어야 한다. 또한 표준언어처리기 인터넷 브라우징 기능을 기본으로 수행해야 하며, 사용자들은 이를 통하여 여러 가지 정보의 수집 공유 및 기본적인 통신을 하며, 보안성이 필요한 전자상거래 및 다양한 부가 서비스 기능을 수행해야 한다[4].

XML 관련 소프트웨어 시장이 2003년에 116억 달러에 달할 것이라는 IDC 발표 자료가 많이 인용되고 있는데, 여기서 주목할 것은 XML 시장이 아니라 XML 관련 소프트웨어 시장이라 명명했다는 점이다. XML 기술은 서로 다른 시스템간 서로 다른 어플리케이션 간 표준 인터페이스를 통해 업무를 도와주는 가장 효과적인 기술로서 그 가치를 인정받고 있는바, XML의 편재성은 이런 기술적 특성에서 발생하며 정확한 독자 시장 규모 추산을 사실상 무의미하다고 볼 수 있다. 임베디드 XML 시장 또한 마찬가지로 의미를 내포하고 있다고 볼 수 있다[5].

3.2 개발 내용

- Post-PC의 환경 분석을 통한 표준 지원 언어의 기본 기능 및 보안 기능 정의

Post-PC는 일반적으로 PC보다 컴퓨팅 성능이 약하기 때문에 포스트 PC의 환경에 적합한 지원언어, 기본기능, 보안기능을 정의하여야 한다. 이는 제품의 상품화에도 밀접한 관계를 가지고 있으며, 상품성의 규정과도 밀접한 관계에 있다고 볼 수 있다.

- 정의된 기본 기능 및 보안 기능의 자바 기반 내장형 파서 개발 : HTML, Javascript, Cookie, CSS, DOM, SSL등의 지원

파서란 일반적으로 정형화된 데이터를 분석하여 컴퓨터가 처리 가능한 구조적 디지털 데이터로 변환하는 과정을 의미한다. 문서의 파싱은 컴퓨터가 처리하기 어려운 비구조적 데이터를 구조적으로 바꾸어 직접적 제어와 가공을 할 수 있는 형태로 바꾼다는 의미이기도 하다. 따라서 모든 브

라우저는 표준 언어가 표현하는 언어의 구조적 스펙을 읽어 들여 디지털 구조체 문서로 바꾸는 작업을 수행하는데, 크게 Script Parsing과 Loose Parsing으로 구분이 가능하다. 본 과제에서는 Strict 파싱과 Loose 파싱을 모두 개발하였다.

● 표준 언어 처리를 위한 자바 기반의 내장형 렌더러 개발

렌더러는 Data Model의 Visualization을 수행한다. 표준 언어의 데이터 모델은 구조적인 특징을 가지고 있다. 일반적으로 트리 구조를 띄고 있으며, 표준언어처리기 이러한 트리구조를 분석하여 표준 언어를 작성한 작성자의 의도에 맞게 데이터 모델을 표현하여야 한다.

● DOM level 파서 및 SAX 레벨 파서 운용 모델 연구 및 개발

일반적으로 XML 파서는 2가지로 분류되는데, 이는 low-end부터 high-end Post-PC군에 적절하게 사용될 수 있도록 함이다. DOM 레벨에서는 valid 파서라고도 하며, XML을 구성하는 한 요소인 DTD에 근거하여 XML문서 데이터를 파싱하는 파서인 반면에, SAX 파서는 well-formed 파서라고 하며, DTD에 기반을 두지 않아서, XML 문서 데이터의 형식에만 기반을 둔 파서이다.

● 내장을 위한 XML 툴 세트 컴포넌트 제시 및 개발

XML은 내장 시스템에서 외부와의 데이터 교환과 내부적 처리의 데이터 관리 및 저장 기능을 수행하는데 사용된다. 외부와의 데이터 교환이라 함은 컴포넌트 모델에서 각 컴포넌트 사이의 데이터 교환과 네트워크나 시리얼 통신과 같은 입출력 장치를 통한 외부 시스템과의 데이터 교환을 포함한다. 내부적 처리의 데이터 관리 및 저장은 상태 저장

및 복원, 특정 데이터 검색, 추가, 삭제 등을 의미한다.

● XML viewing 기술 연구

XSL은 XML 문서를 변환 및 표현하기 위한 언어이다. XML은 구조적 정보만을 가지고 있고 레이아웃 정보는 가지고 있지 않기 때문에 XML을 화면에 보여주기 위해서는 XSL을 사용한다.

5. 제 4 세부과제

5.1 기술 개발의 중요성

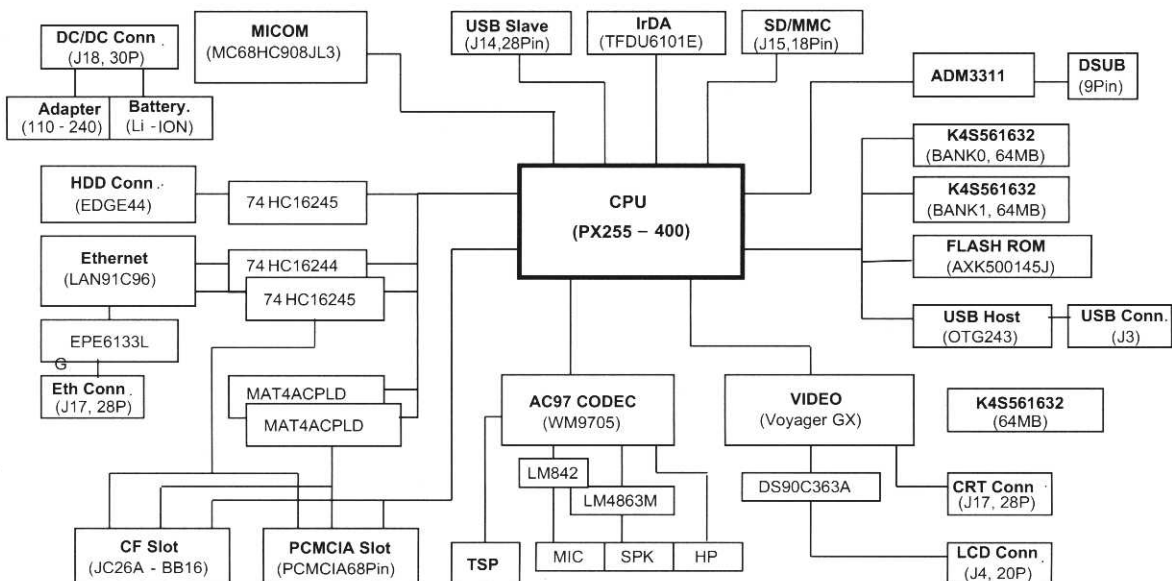
디지털 가전의 Post-PC 요소기술인(CPU, OS, Middleware) 들을 바탕으로 실제 제품이 구현되게 하는 부분으로서, 부품의 표준화, 기술의 표준화, 부품의 기능 및 성능 검증 등을 통하여, 제품개발기간 단축, 원가 절감 등의 제품 경쟁력을 갖출 수 있도록 하며, 실제 시스템의 제품에 적용하여 구현하고자 하는 목적의 실질적인 시장 진입에 필요하다[6].

5.2 당해연도 개발 내용

본 세부과제는 개발될 Post-PC 부품에 대응되는 경쟁 부품을 사용한 시험 모델설계와 제작 시험을 통하여 상세 기술 목표 규격 및 시스템 구조를 개발하였다. 다음 (그림 3)은 위 목표를 위하여 개발한 시험용 보드의 구성도이다. 본 과제를 통하여 개발한 보드는 다음과 같은 우수성을 가지고 있다.

● Video Controller

기존의 인텔 PXA 프로세서의 내부 LCD Controller는 800×600×16 해상도를 지원하지만 본 과제에서 채택한 SMI Voyager GX의 경우 1280×1024×16까지(실제 구현은 1024×



(그림 3) 개발한 플랫폼 구성도(ezex : 참여기업)

768×16) 지원이 가능하며 내부에 2D Graphics Accelerator, ZV Port, Hardware rotation, Hardware up and down scaling, 64MB SDRAM, Video overlay 등을 지원하고 있다. 실제로 Media play를 동영상 재생 시 전체화면에서 전혀 느려지지 않는다.

● USB Host Controller

기존의 인텔 PXA 프로세서의 Companion Chip인 SA-1111을 사용시 프로세서 C0 Stepping 이전에는 DMA bug로 인해 SA-1111의 USB Host 기능을 사용할 수 없었다. 따라서 본 과제에서는 TransDimension OTG243 USB Host Controller를 장착하여 USB Host 기능을 추가하였다.

● PCMCIA/CF Interface

기존 SA-1111 대신 CPLD를 이용하여 PCMCIA/CF Buffer를 구성하였다.

● 다양한 프로토콜의 지원

- 주변장치 연결 : Serial, IrDA, USB, PCMCIA/CF, SD/MMC
- 유선네트워크 : Ethernet (TCP/IP)
- 무선네트워크 : WirelessLAN (IEEE 802.11b)

다음 <표 1>은 개발한 플랫폼의 하드웨어 스펙을 나타낸다.

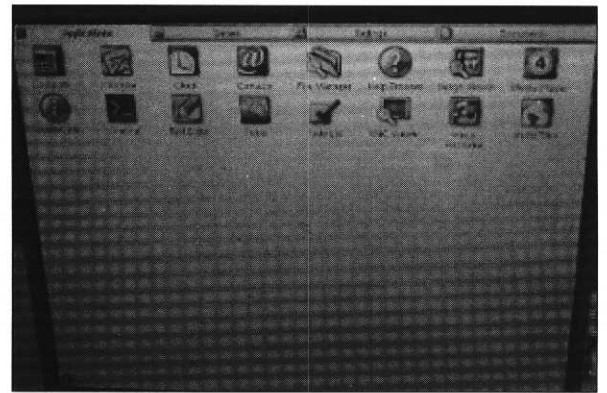
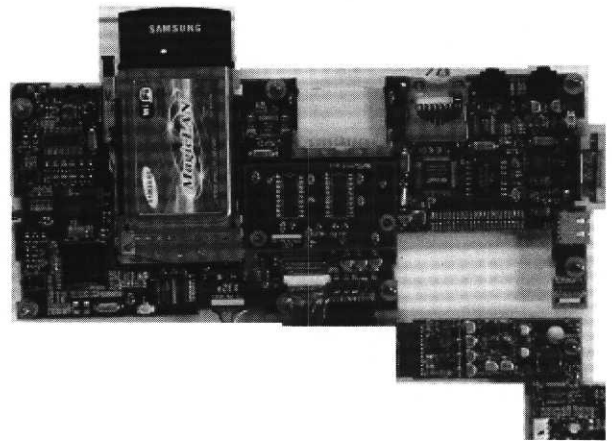
<표 1> 개발한 시스템의 하드웨어 Specification

항 목	설 명
CPU	Intel PXA255 Processor(32Bit / 400 MHz)
Video Controller	SMI Voyager GX(32Bit / SDRAM 64MB)
Storage	Intel StrataFlash 28F128J3A(32Bit / 32MB)
Main Memory	Samsung SDRAM K4S561632D(32Bit / 128MB)
USB Host Controller	TransDimesion OTG243
Network Card	SMSC LAN91C96(8Bit / 10Mbps)
Display Device	1024×768×16(10.4" TFT LCD)
AC97 Audio & Touch Panel	Wolfson WM9705(for Audio & Touch)
External Interface	2 Serial Ports, IrDA Port, USB Master Port, USB Slave Port, JTAG, Mono Mic, Headphone Jack, Stereo Speakers, PCMCIA Slot, CF Slot, SD/MMC Slot
Button	Power Button, Sleep Button, 5 Application Buttons
Power	100~240 VAC, 50/60 Hz(Auto switching between 110V and 220V)

다음 (그림 4)은 위에서 언급한 부품들을 사용하여 구성된 시스템의 사진이다.

5.3 개발한 소프트웨어

개발 한 시스템의 os는 리눅스 2.4.19 커널 버전을 사용하였다.



(그림 4) 개발한 시스템의 보드 및 LCD 터치 스크린

● 부트로더 개발

부트로더는 보드에 전원이 들어왔을 때 제일 먼저 실행되는 프로그램으로 플래쉬 메모리의 첫번째 영역에 기록되어 있다. 부트로더의 주요기능은 시스템을 초기화하고 리눅스 커널이 실행될 수 있도록 한다. 리눅스 커널과 램디스크 이미지를 플래시에 기록할 때에도 부트로더를 이용해야 한다. 사용된 부트로더는 ARM용으로 제작된 armboot이며 개발된 보드에 맞게 메모리 초기화 및 클락 초기화 부분과 네트워크 구동 부분이 수정 및 개발되었다. 부트로더는 JT-AG 인터페이스를 통하여 플래쉬 메모리의 첫 번째 영역에 기록된다.

● 디바이스 드라이버 개발

임베디드 리눅스는 다양한 주변장치를 지원하지만 개발된 하드웨어 중 몇몇 칩들은 리눅스에서 기본적으로 지원되지 않아 이를 지원하기 위해 몇몇 디바이스 드라이버가 새롭게 개발 되었다. 다음은 본과제의 리눅스에서 지원하고 있는 디바이스 드라이버들이다.

- AC97 Device Driver
- FrameBuffer Device Driver
- WM9705 TouchScreen Device Driver
- Real-Time Clock Device Driver

- PCMCIA/CF Device Driver
- Serial Device Driver
- USB Device Driver
- Wireless Lan Device Driver

● LCD 컨트롤러 지원 개발

XScale은 LCD 컨트롤러를 내장하고 있으나 지원 가능한 해상도가 320×240으로 고정되어 있다. 넓은 스크린과 높은 해상도를 지원하기 위해 XScale에서 제공하는 LCD 컨트롤러를 사용하지 않고 성능이 좋은 LCD 컨트롤러를 외부에 추가하여 제작되었기 때문에 이 칩을 지원하는 리눅스 디바이스 드라이버가 추가로 개발 되었다. 지원 가능한 최대 해상도는 1280x1024 이며 프레임버퍼 기능을 제공하기 때문에 사용자 프로그램에서는 프레임버퍼를 이용하여 비디오 메모리에 직접 접근할 수 있다.

● PCMCIA/CF 카드 지원 개발

개발된 보드는 PCMCIA와 CF 타입의 두개의 소켓을 장착하고 있으며 리눅스는 두 가지 타입의 카드를 모두 지원한다. PCMCIA/CF 소켓 인터페이스는 매우 다양한 종류의 디바이스를 지원하며 주로 유/무선 네트워크 어댑터의 연결에 많이 사용된다. 본 과제에서는 유/무선랜 어댑터의 연결에 사용된다. 카드가 소켓에 장착될 때 리눅스는 어떤 종류의 카드인지를 알아낸 후 그 카드에 해당하는 디바이스 드라이버를 동적으로 커널에 로딩하고 반대로 카드가 소켓으로부터 제거될 때 리눅스는 그 카드에 해당하는 디바이스 드라이버를 동적으로 커널에서 제거한다. 이러한 동적인 모듈 적재 방법을 통해 리눅스는 작은 커널 크기를 유지하면서 다양한 종류의 카드들을 지원 할 수 있다.

● 터치 스크린 컨트롤러 지원 개발

터치 스크린 인터페이스를 통해 사용자는 간단하면서도 직접적으로 윈도우 시스템에 명령을 내릴 수 있다. 사용된 터치 스크린 컨트롤러는 오디오 코덱 기능이 가능한 칩으로 리눅스에서 기본적으로 지원되지 않아 새로 개발 되었다. 썬 다운 시에 인터럽트가 발생하고 이때 x, y 좌표 값과 압력 값을 측정하여 사용자 프로그램에게 알려주도록 디자인되어 있다.

● MTD를 이용한 플래시 파일 시스템 지원 개발

임베디드 장비에서 전원이 차단되었을 때 전원이 차단되기 직전의 변형된 데이터를 보관하기 위해서 필요한 기술이 MTD/JFFS2이다. MTD란 메모리 디바이스를 위한 리눅스 서브시스템을 말한다. 리눅스에서 메모리를 파일 시스템으로 사용하기 위해 필요한 기술이다. 특별히 플래시 메모리를 파일 시스템으로 사용하기 위해서는 반드시 구현되어야 한다. 플래시 메모리와 파일 시스템 중간에서 인터페이스 역할을 하는 플래시 메모리 드라이버에 해당한다. 그리고 플래시 메모리를 파일 시스템으로 사용하기 위한 기술이

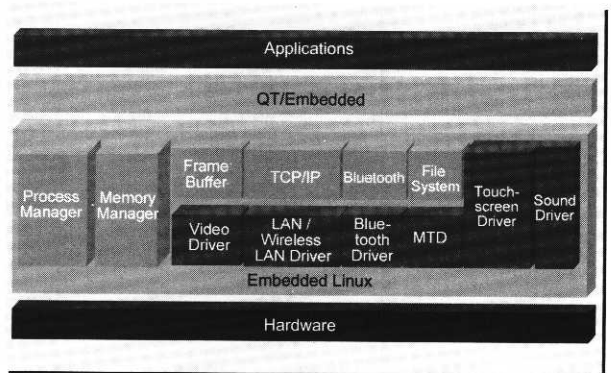
JFFS2이다. 플래시 파일 시스템에 저 널링 기능이 포함된 것으로 리눅스에서 사용되는 플래시 파일 시스템 중 가장 대표적인 파일 시스템이다. 임베디드 장비마다 사용된 플래시 메모리 종류와 파일 시스템을 어떻게 구성할 것인가에 따라 리눅스 커널 내부에서 구현되는 코드가 틀려지기 때문에 개발된 보드에 맞게끔 포팅해야 한다.

플래시 메모리는 부트로더를 비롯하여 커널 이미지와 램 디스크 이미지를 포함하고 남은 영역은 사용자 영역으로 사용된다. 이렇게 하기 위해 커널 내부에서는 플래시 메모리를 블록화 하여 각각의 영역으로 나누어 주어야 한다.

● 사용자 인터페이스 개발

리눅스 데스크톱 환경에서의 GUI는 X 윈도우 시스템이 사용되지만 파일 크기가 너무 커서 임베디드 환경에서는 적합하지 않다. 임베디드 리눅스에서 사용되는 GUI 시스템은 QT/embedded를 비롯하여 Microwindow나 Tiny-X 등 경량의 윈도우 시스템이 주로 사용된다. 본과제의 GUI 시스템은 QT/Embedded를 사용하였으며 시장에 있는 PDA 제품들이 주로 채택하는 윈도우 시스템으로 여러 종류의 응용 프로그램을 지원한다.

임베디드 리눅스 환경에서 GUI를 적용하기 위해서는 리눅스 커널에 프레임 버퍼기능이 추가되어 있어야 한다. 다음 그림은 QT/Embedded를 사용한 GUI 레이어를 나타낸다.



(그림 5) 개발한 소프트웨어 구조도

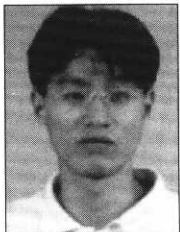
6. 결 론

Post-PC를 구성하는 핵심 기술로서 프로세서, 무선연결, 확장포트, 디스플레이, 운영체제와 무선인터넷 브라우징, 데이터 동기화 등의 시스템 소프트웨어 기술 등이 있다. 본 논문은 위 기술들을 개발하고 있는 국책 과제로서 “디지털 가전형 Post-PC 플랫폼 기술 개발 사업”에 대하여 소개하였으며, 또한 현재 구현한 사항에 대하여 설명을 하였다. 본 과제는 고성능 재구성 가능한 SoC 기술 개발, 시스템 패키지 솔루션 기술, 유/무선 통신 네트워크 및 라이브러리, 저전력 제어기술, 실시간 QoS 특성의 시스템 S/W 솔루션,

기가간 상호 운용성 접속 통합기술등의 중요 기술들을 개발하고 있으며, 이를 시제품의 형태로 검증하는 과정을 모두 거침으로써 검증된 부품 및 통합 패키지 솔루션의 기술 제공을 목표로 한다. 최종 목표는 Post-PC의 시스템 구조 및 기반 기술 확보를 통해 국내 제품 경쟁력 우위를 제고하는 것은 물론이고, 국내 내장형 시스템 기술 업체를 육성하고, 경쟁력을 높여 기술 수출에 의한 수입의 효과도 기대할 수 있다.

참 고 문 헌

- [1] "2003년 Post PC 산업 백서", 산업자원부 전자부품연구원, 2003.
- [2] 전자신문, "2002년도 정보통신연감", 2002.
- [3] Albrecht Schmidt, "How to Build Smart Appliances," IEEE Personal Communications, Aug., 2001.
- [4] In-Stat, "The Worldwide PDA Market : The Next Generation of Mobile Computing," Oct., 2002.
- [5] ETforecasts, "Information Appliances : Technology and Markets," executive summary, 2000.
- [6] IDC, "The Battle at Hand : The Smart Handheld Devices Market Forecast and Analysis," 2000.

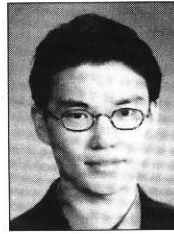


박 우 출

e-mail : wcpark@keti.re.kr
 1995년 한양대학교 전자공학과(학사)
 1997년 한양대학교 대학원 전자공학과
 (공학석사)
 2002년 한양대학교 대학원 전자공학과
 (공학박사)

2002년~현재 전자부품연구원 유비쿼터스컴퓨팅 연구센터 선임 연구원

관심분야 : Post PC, sensor network, 유비쿼터스컴퓨팅 등

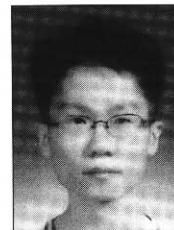


이 상 학

e-mail : shlee@keti.re.kr
 1988년~1993년 전주대학교 수학과(학사).
 1993년~1997년 경희대학교 컴퓨터공학
 (석사)
 1998년~현재 경희대학교 컴퓨터공학(박사
 수료)

2000년~현재 전자부품연구원 유비쿼터스컴퓨팅 연구센터 선임 연구원

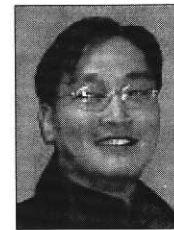
관심분야 : 유비쿼터스 컴퓨팅/네트워크, Sensor Network, Combinatorial Optimization, Meta-Heuristic Information Processing



조 수 형

e-mail : shcho@kcti.re.kr
 1997년 한국외국어대학교 컴퓨터공학과
 (학사)
 2000년 한국외국어대학교 컴퓨터공학과
 (공학석사)
 2002년~현재 전자부품연구원 유비쿼터스
 컴퓨팅 연구센터 연구원

관심분야 : 실시간 분산 시스템, 유비쿼터스컴퓨팅



김 대 환

e-mail : kimdh@keti.re.kr
 1987년~1991년 명지대학교 전자공학과
 (학사)
 1991년~1993년 명지대학교 전자공학
 (석사)
 1993년~현재 전자부품연구원 유비쿼터스
 컴퓨팅 연구센터 책임연구원

관심분야 : Sensor Network, Digital Signal Processing, Embedded System.